

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2000312365 A**(43) Date of publication of application: **07.11.00**

(51) Int. Cl.

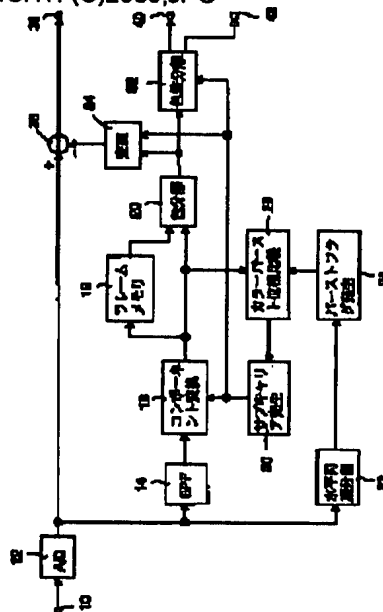
H04N 9/66(21) Application number: **11121453**(22) Date of filing: **28.04.99**(71) Applicant: **CANON INC**(72) Inventor: **YAMASHITA NOBUITSU
MATSUI IZUMI****(54) DIGITAL DEMODULATION CIRCUIT****(57) Abstract:**

PROBLEM TO BE SOLVED: To simplify a clock system of a digital demodulation circuit by attaining color demodulation and internal processing with a single clock so as to eliminate the need for rate conversion or data transmission/reception among a plurality of clocks.

SOLUTION: An A/D converter 12 converts a composite video signal into a digital signal by using a clock with a frequency independently of that of its subcarrier. A BPF 14 extracts only a frequency band including a color signal component. A component conversion circuit 16 converts an output of the BPF 14 into a component signal including a color signal. A frame memory 18 stores output data of the circuit 16 by a plurality of frames. A color separation circuit 20 extracts only a color component from the data stored in the memory 18 and an output of the circuit 16. A horizontal synchronizing signal separator circuit 22 separates a horizontal synchronizing signal from an output of the A/D converter 12 and a burst flag generating circuit 24 generates a burst flag in response to an output of the circuit 22. A color burst phase comparator circuit 26 outputs a

subcarrier phase error signal denoting an error between a color burst position and a specified color burst position to a subcarrier generating circuit 30. The circuit 30 changes a phase of a subcarrier signal in response to a subcarrier phase error signal.

COPYRIGHT: (C)2000,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-312365

(P2000-312365A)

(43) 公開日 平成12年11月7日 (2000. 11. 7)

(51) IntCl.⁷

H 0 4 N 9/66

識別記号

F I

H 0 4 N 9/66

テーマコード (参考)

Z 5 C 0 6 6

審査請求 未請求 請求項の数 3 O L (全 6 頁)

(21) 出願番号

特願平11-121453

(22) 出願日

平成11年4月28日 (1999. 4. 28)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 山下 伸逸

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(72) 発明者 松井 泉

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(74) 代理人 100090284

弁理士 田中 常雄

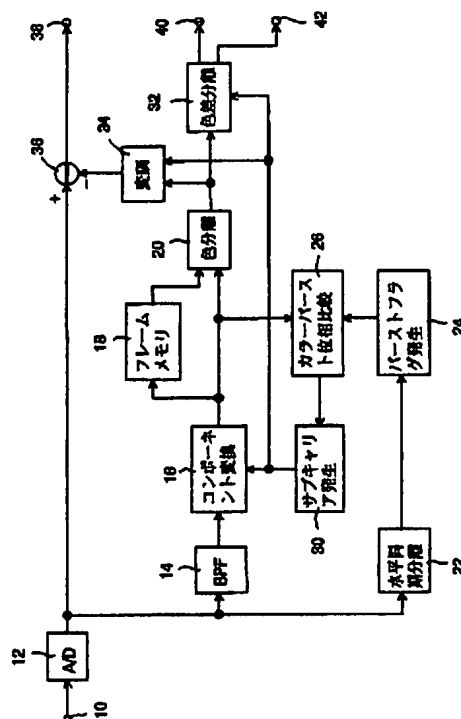
最終頁に続く

(54) 【発明の名称】 デジタル復調回路

(57) 【要約】

【課題】 クロック系を簡略化する。

【解決手段】 A/D変換器12は、入力端子10からのコンポジットビデオ信号を、そのサブキャリアとは無関係な周波数のクロックでデジタル化する。BPF14は、A/D変換器12の出力から色信号成分を含む周波数帯のみを抽出する。コンポーネント変換回路16は、BPF14の出力を色信号を含むコンポーネント信号に変換する。フレームメモリ18が回路16の出力データを複数フレーム分、記憶する。色分離回路20は、メモリ18の記憶データ及び回路16の出力から色成分のみを抽出する。水平同期分離回路22はA/D変換器12の出力から水平同期信号を分離し、バーストフラグ発生回路24は回路22の出力に応じてバーストフラグを発生する。カラーバースト位相比較回路26は、規定のカラーバースト位置との誤差を示すサブキャリア位相誤差信号をサブキャリア発生回路30に出力する。回路30は、サブキャリア位相誤差信号に応じてサブキャリア信号の位相を変化させる。



【特許請求の範囲】

【請求項 1】 複合カラービデオ信号をディジタル化する A/D 変換手段と、

当該 A/D 変換手段の出力に含まれるカラーバーストからサブキャリアを生成するサブキャリア発生手段と、

当該サブキャリア発生手段の発生するサブキャリアに従い当該 A/D 変換手段の出力から色成分を復調する色成分復調手段と、

当該色成分復調手段で得られる色成分信号と当該サブキャリアから搬送色信号を生成し、当該 A/D 変換手段の出力から当該搬送色信号を減算して輝度分離を復調する輝度分離手段とからなることを特徴とするディジタル復調回路。

【請求項 2】 当該色成分復調手段が、当該 A/D 変換手段の出力から色成分帯域を抽出する抽出手段と、当該抽出手段の出力をコンポーネント信号に変換するコンポーネント変換手段と、当該コンポーネント変換手段の出力から色成分を分離する色分離手段と、当該サブキャリアに従い当該色分離手段の出力から 2 つの色差成分を分離する色差分離手段とからなる請求項 1 に記載のディジタル復調回路。

【請求項 3】 当該コンポーネント変換手段が、当該サブキャリアを 90° 移相する 90° 移相手段と、当該サブキャリア及び当該移相手段の出力を交互に選択する選択手段と、当該選択手段の出力を当該抽出手段の出力に乗算する乗算手段と、当該乗算手段の出力から所定帯域を除去するフィルタ手段とからなる請求項 2 に記載のディジタル復調回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、ディジタル復調回路に関し、より具体的には、コンポジットビデオ・データをディジタル復調するディジタル復調回路に関する。

【0002】

【従来の技術】 図 3 は、コンポジットビデオ信号をディジタル復調する従来例の概略構成ブロック図を示す。110 は、複合カラービデオ信号が入力する入力端子、112 は、入力端子 110 からのアナログビデオ信号をディジタル信号に変換するアナログ・ディジタル (A/D) 変換器、114 は、A/D 変換器 112 の出力から特定周波数成分のみを抽出するバンドパスフィルタ (BPF)、116 は、BPF 114 から出力されるコンポジット信号をコンポーネント信号に変換するコンポーネント変換回路、118 は、コンポーネント変換回路 116 から出力されるコンポーネント信号を複数フレーム分記憶可能なフレームメモリ、120 は、フレームメモリ 118 及びコンポーネント変換回路 116 の出力から色成分を分離する色分離回路である。

【0003】 122 は、A/D 変換器 112 の出力データから水平同期信号を検出及び分離する水平同期分離回

路、124 は、水平同期分離回路 122 の出力に従い、カラーバースト信号の位置を示すバーストフラグを発生するバーストフラグ発生回路、126 は、コンポーネント変換回路 116 から出力されるコンポーネント信号のカラーバースト部分と、バーストフラグ発生回路 124 からのバーストフラグとを比較し、サブキャリアの位相誤差信号を生成するカラーバースト位相比較回路、128 は、カラーバースト位相比較回路 126 からのサブキャリア位相誤差信号により示されるサブキャリアの位相に応じたクロックを発生するバーストクロック発生回路、130 は、カラーバースト位相比較回路 126 の出力に従い、カラーバーストの位相に同期したサブキャリアを発生するサブキャリア発生回路である。

【0004】 132 は、色分離回路 120 の出力から 2 つの色差信号を分離する色差分離回路、134 は、サブキャリア発生回路 130 の発生するサブキャリア信号を色分離回路 120 の出力で変調する変調回路、136 は、A/D 変換器 112 の出力から変調回路 134 の出力を減算する減算器である。減算器 136 の出力は輝度データになる。

【0005】 138 は、減算器 136 の出力 (輝度データ) のレートを、バーストクロックのレートから内部処理のレートに変換するレート変換回路、140、142 はそれぞれ、色差分離回路 132 から出力される 2 つの色差データのレートを、バーストクロックのレートから内部処理のレートに変換するレート変換回路である。144 は輝度データの出力端子、146 は第 1 の色差データの出力端子、148 は第 2 の色差データの出力端子である。

【0006】 A/D 変換器 112 からレート変換回路 138、140、142 の入力までは、バーストクロック発生回路 128 の発生するバーストクロックに従って動作する。

【0007】 従来例の動作を説明する。A/D 変換器 112 は、コンポジット信号入力端子 110 から入力するコンポジットビデオ信号をバーストクロックでサンプリングされたディジタルコンポジット信号に変換する。A/D 変換器 112 の出力は、BPF 114 を介してコンポーネント変換回路 116 に入力する。コンポーネント変換回路 116 は、BPF 114 の出力を色信号を含むコンポーネント信号に変換する。フレームメモリ 118 が、コンポーネント変換回路 116 の出力データを複数フレーム分、記憶する。色分離回路 120 は、フレームメモリ 118 の記憶データ及びコンポーネント変換回路 116 の出力から色成分を抽出する。

【0008】 水平同期分離回路 122 は、A/D 変換器 112 から出力されるディジタルコンポジット信号から水平同期信号を分離し、バーストフラグ発生回路 124 は、回路 122 の出力に応じて、カラーバーストの位置を示すバーストフラグを発生する。カラーバースト位

相比較回路 126 は、バーストフラグ発生回路 124 から出力されるバーストフラグと、コンポーネント変換回路 116 の出力に含まれるカラーバースト信号成分と間の位相を比較して、規定のカラーバースト信号との位相誤差を示すバースト位相誤差信号を発生し、バーストロッククロック発生回路 128 及びサブキャリア発生回路 130 に印加する。バーストロッククロック発生回路 128 は、このバースト位相誤差信号に同期したクロック、即ち、バーストロッククロックを発生する。これにより、バーストフラグ位置のコンポーネント信号が規定のカラーバースト位置に近付くように制御される。

【0009】変調回路 134 は、サブキャリア発生回路 130 の出力するサブキャリアを、色分離回路 120 から出力される色成分信号により変調して搬送色信号を生成する。減算器 136 は、A/D 変換器 112 の出力から変調回路 134 の出力を減算し、レート変換回路 138 に供給する。減算器 136 の出力は、輝度成分を示す。色差分離回路 132 は、色分離回路 120 の出力を 2 つの色差成分に分離及び変換し、それぞれ、レート変換回路 140、142 に供給する。

【0010】レート変換回路 138 は減算器 136 の出力（輝度成分）のレートを内部処理用のレートに変換して、出力端子 144 に供給する。レート変換回路 138 は色差分離回路 132 の一方の色差出力のレートを内部処理用のレートに変換して、出力端子 146 に供給し、レート変換回路 142 は色差分離回路 132 の他方の色差出力のレートを内部処理用のレートに変換して、出力端子 148 に供給する。出力端子 144、146、148 以降で、内部クロックに同期した処理が行われる。

【0011】

【発明が解決しようとする課題】従来例では、コンポジット信号はサブキャリア周波数の 3 倍又は 4 倍等のバーストロッククロックで A/D 変換されてデジタル信号に変換されている。その結果、内部処理クロックがバーストロッククロックと周波数が異なる場合、2 系統以上のクロックが存在することになる。従って、レート変換回路 138、140、142 が必要になる。すなわち、従来例では、複数系統のクロック発生回路の存在と、レート変換回路による回路規模の増大という問題点があった。更に、画像データをレート変換すると、画像に複数クロック間の干渉が見えてしまうことがあり、画質の劣化を招くことがある。

【0012】本発明は、このような問題点を解決するデジタル復調回路を提示することを目的とする。

【0013】本発明はまた、事後的なレート変換を不要にしたデジタル復調回路を提示することを目的とする。

【0014】

【課題を解決するための手段】本発明に係るデジタル復調回路は、複合カラービデオ信号をデジタル化する

A/D 変換手段と、当該 A/D 変換手段の出力に含まれるカラーバーストからサブキャリアを生成するサブキャリア発生手段と、当該サブキャリア発生手段の発生するサブキャリアに従い当該 A/D 変換手段の出力から色成分を復調する色成分復調手段と、当該色成分復調手段で得られる色成分信号と当該サブキャリアから搬送色信号を生成し、当該 A/D 変換手段の出力から当該搬送色信号を減算して輝度分離を復調する輝度分離手段とからなることを特徴とする。

【0015】

【実施例】以下、図面を参照して、本発明の実施例を詳細に説明する。

【0016】図 1 は、本発明の一実施例の概略構成ブロック図である。10 は、複合カラービデオ信号が入力する入力端子、12 は、入力端子 10 からのアナログビデオ信号をデジタル信号に変換する A/D 変換器、14 は、A/D 変換器 12 の出力から特定周波数成分のみを抽出するバンドパスフィルタ（BPF）、16 は BPF 14 から出力されるコンポジット信号をコンポーネント信号に変換するコンポーネント変換回路、18 はコンポーネント変換回路 16 から出力されるコンポーネント信号を複数フレーム分記憶可能なフレームメモリ、20 は、フレームメモリ 18 及びコンポーネント変換回路 16 の出力から色成分を分離する色分離回路である。

【0017】22 は、A/D 変換器 12 の出力データから水平同期信号を検出及び分離する水平同期分離回路、24 は、水平同期分離回路 22 の出力に従い、カラーバースト信号の位置を示すバーストフラグを発生するバーストフラグ発生回路、26 は、コンポーネント変換回路 16 から出力されるコンポーネント信号のカラーバースト部分と、バーストフラグ発生回路 24 からのバーストフラグとを比較し、サブキャリアの位相誤差信号を生成するカラーバースト位相比較回路、30 はカラーバースト位相比較回路 26 の出力に従い、カラーバーストの位相に同期したサブキャリアを発生するサブキャリア発生回路である。

【0018】32 は、サブキャリア発生回路 30 の発生するサブキャリアに同期して動作し、色分離回路 20 の出力から 2 つの色差信号を分離する色差分離回路である。色差分離回路 32 は、その出力段に帯域制限用のローパスフィルタ（LPF）を具備する。34 は、サブキャリア発生回路 30 の発生するサブキャリアを色分離回路 20 の出力で変調する変調回路、36 は、A/D 変換器 12 の出力から変調回路 34 の出力を減算する減算器である。減算器 36 の出力は輝度データになる。

【0019】38 は、減算器 36 の出力（輝度データ）の出力端子、40、42 は色差分離回路 32 から出力される 2 つの色差データの出力端子である。

【0020】本実施例の動作を説明する。A/D 変換器 12 は、コンポジット信号入力端子 10 から入力するコ

10

20

30

40

50

ンポジットビデオ信号を、そのサブキャリアとは無関係の周波数のクロックでデジタル化する。A/D変換器12の出力は、BPF14を介してコンポーネント変換回路16に入力する。BPF14は、A/D変換器12の出力から色信号成分を含む周波数帯のみを抽出する。コンポーネント変換回路16は、BPF14の出力を色信号を含むコンポーネント信号に変換する。コンポーネント変換回路16の出力は、2つの色差成分が時分割多重されたものになっている。フレームメモリ18が、コンポーネント変換回路16の出力データを複数フレーム分、記憶する。色分離回路20は、フレームメモリ18の記憶データ及びコンポーネント変換回路16の出力からコンポーネント信号に残留する輝度成分を除去して、色成分のみを抽出する。

【0021】水平同期分離回路22は、A/D変換器12から出力されるデジタルコンポジット信号から水平同期信号を分離し、バーストフラグ発生回路24は、回路22の出力に応じて、水平同期信号と特定の位相関係にあるカラーバーストの位置を示すバーストフラグを発生する。カラーバースト位相比較回路26は、バーストフラグ発生回路24の出力するバーストフラグに対応する、コンポーネント変換回路16の出力するコンポーネント信号と、コンポーネント信号における規定のカラーバースト位置との誤差を示す信号をサブキャリア位相誤差信号として出力する。サブキャリア発生回路30は、回路26からのサブキャリア位相誤差信号に応じてサブキャリア信号の位相を変化させる。サブキャリア発生回路30の発生するサブキャリアは、コンポーネント変換回路16、色分離回路32及び変調回路34に供給される。このような構成により、コンポーネント変換回路16の出力信号におけるバースト信号が規定の位置に位置するように制御される。

【0022】変調回路34は、サブキャリア発生回路30の出力するサブキャリアを、色分離回路20から出力される色成分信号により変調して搬送色信号を生成する。減算器36は、A/D変換器12の出力から変調回路34の出力を減算する。減算器36の出力は、輝度成分を示す。減算器36の出力は出力端子38から外部に出力される。

【0023】また、色差分離回路32の2つの色差出力は、それぞれ出力端子40、42から外部に出力される。

【0024】図2は、コンポーネント変換回路16の概略構成ブロック図を示す。50はコンポジット信号入力端子、52はサブキャリア入力端子、54は、入力端子52からのサブキャリアの位相を90°シフトさせる90度移相回路、56は入力端子52からのサブキャリア又は移相回路54の出力を選択するセクタ、58は入力端子50からの信号にセクタ56の出力を乗算する乗算器、60は乗算器58の出力から特定の周波数帯を

除去する帯域除去フィルタ(BEP)、62は、BEP60を出力を外部に出力するコンポーネント信号出力端子である。

【0025】90°移相回路54は、サブキャリア入力端子52からのサブキャリアの移相を90°シフトする。セクタ56は、入力端子52からのサブキャリアと、90°移相回路54により90°移相シフトされたサブキャリアを交互に選択して乗算器58に供給する。乗算器58は、コンポジット信号入力端子50からのコンポジット信号にセクタ56で選択されたサブキャリアを乗算する。BEP60が序置慇懃58の出力から特定周波数帯を除去する。これにより、BEP60の出力はコンポーネント信号となり、コンポーネント信号出力端子62から外部に出力される。

【0026】

【発明の効果】以上の説明から容易に理解できるように、本発明によれば、単一クロックでの色復調と内部処理が可能となり、複数クロック間でのレート変換又はデータ授受が不要となった。その結果、複数系統のクロック発生回路が不要になり、レート変換回路も削減できる。また、複数クロック間のデータ授受を無くしたので、画像から複数クロック間の干渉が除去され、画質が向上する。

【図面の簡単な説明】

【図1】 本発明の一実施例の概略構成ブロック図である。

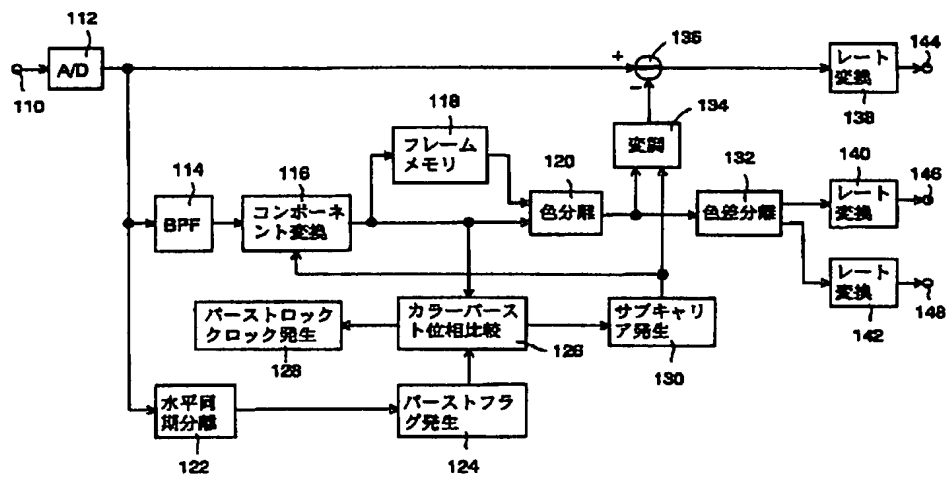
【図2】 コンポーネント変換回路16の概略構成ブロック図である。

【図3】 従来例の概略構成ブロック図である。

【符号の説明】

- 10：複合カラービデオ信号入力端子
- 12：アナログ・デジタル(A/D)変換器
- 14：バンドパスフィルタ(BPF)
- 16：コンポーネント変換回路
- 18：フレームメモリ
- 20：色分離回路
- 22：水平同期分離回路
- 24：バーストフラグ発生回路
- 26：カラーバースト位相比較回路
- 30：サブキャリア発生回路
- 32：色差分離回路
- 34：変調回路
- 36：減算器
- 38：輝度データ出力端子
- 40、42：色差データ出力端子
- 50：コンポジット信号入力端子
- 52：サブキャリア入力端子
- 54：90度移相回路
- 56：セクタ
- 58：乗算器

【図3】



フロントページの続き

Fターム(参考) 5C066 AA03 BA02 CA01 DA03 DA08
 DB02 DB07 DC01 DC04 DC06
 DC07 DC08 DD07 EF04 GA02
 GA03 GA04 GA05 GA13 GA20
 GA26 HA02 KA13 KB03 KB05
 KC04 KD03 KE02 KE09 KE19
 KF01 KF03